

Fabrizio Luccio

Dal transistor al quantum chip

Principali fonti di dati e immagini:

IEEE Computer / Spectrum

Communications of the ACM

IEEE Transactions on

Computers / Semiconductor Manufacturing

Atti di alcuni convegni specializzati

Documenti dei produttori di chip e delle agenzie di valutazione

U. Berkeley: Lecture Notes for EL ENG X481

Wikipedia (alcune immagini)

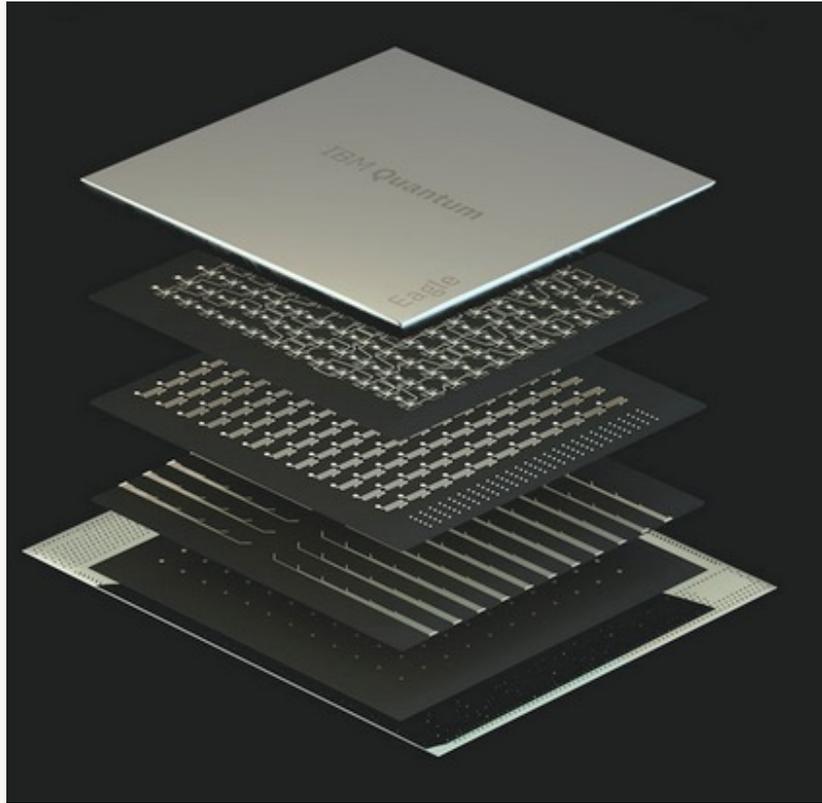
Due importanti fatti accaduti di recente



2018

chip con tecnologia
EUV

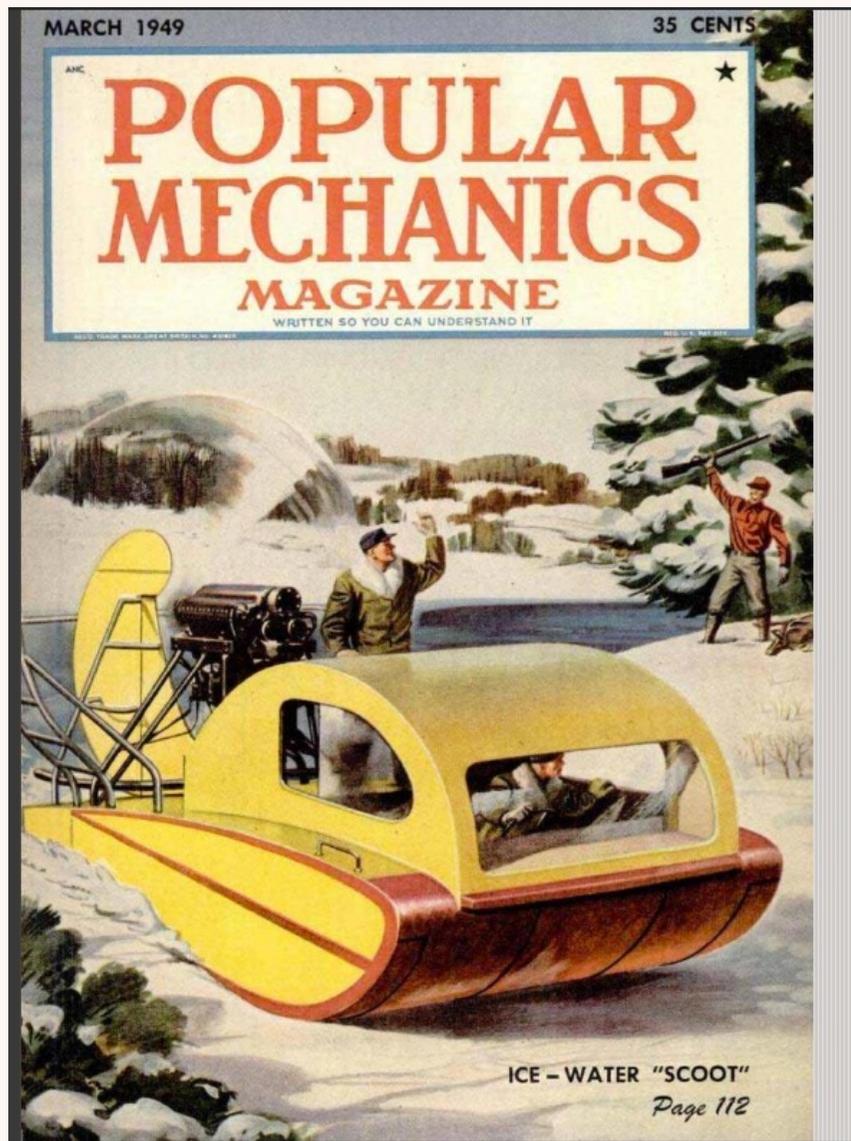
ASML NXE:3300B



2021

Quantum chips per
le prime applicazioni
di qualche (limitato)
interesse

IBM Eagle: matrice a 127 qubit



1949

Previsioni

.....
Mentre un calcolatore come l'ENIAC contiene oggi 18.000 valvole e pesa 30 tonnellate, i calcolatori del futuro conterranno solo 1.000 valvole e forse peseranno 1,5 tonnellate.

.....
In futuro una di queste macchine potrà eseguire in poche ore ciò che un matematico potrebbe fare con carta e penna solo nell'arco di 100 vite.

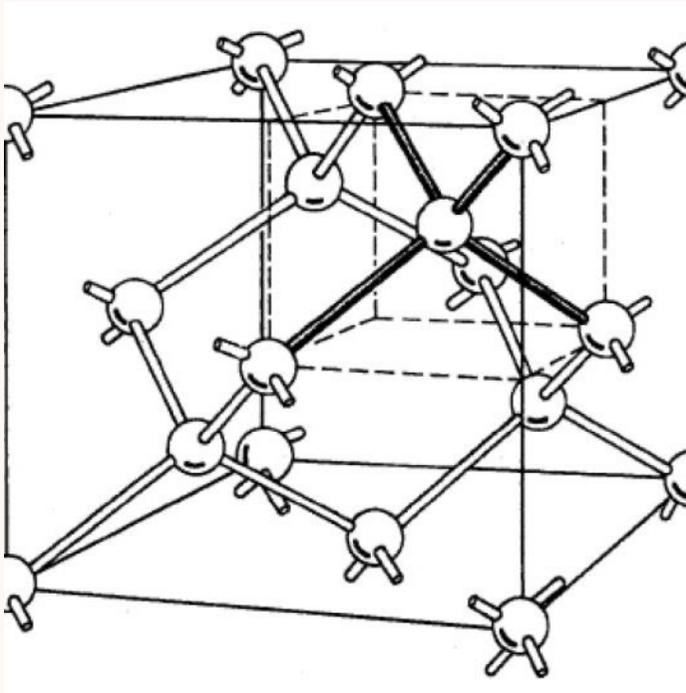
Le valvole furono via via sostituite da dispositivi a **semiconduttore**, inizialmente germanio e poi silicio

exa	10^{18}	E
peta	10^{15}	P
tera	10^{12}	T
giga	10^9	G
mega	10^6	M
kilo	10^3	k
etto	10^2	h
deca	10^1	da
deci	10^{-1}	d
centi	10^{-2}	c
milli	10^{-3}	m
micro	10^{-6}	μ
nano	10^{-9}	n
pico	10^{-12}	p
femto	10^{-15}	f
atto	10^{-18}	a

Simboli per le potenze di 10

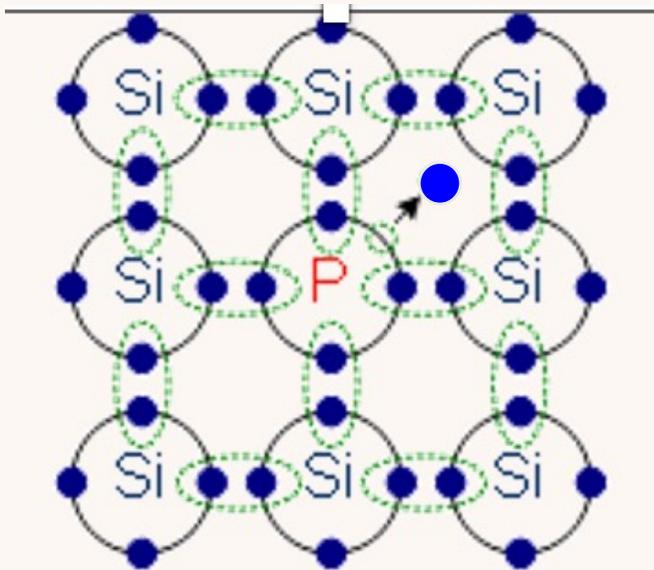
$$1 \text{ A} = 0.1 \text{ nm}$$

silicio cristallino



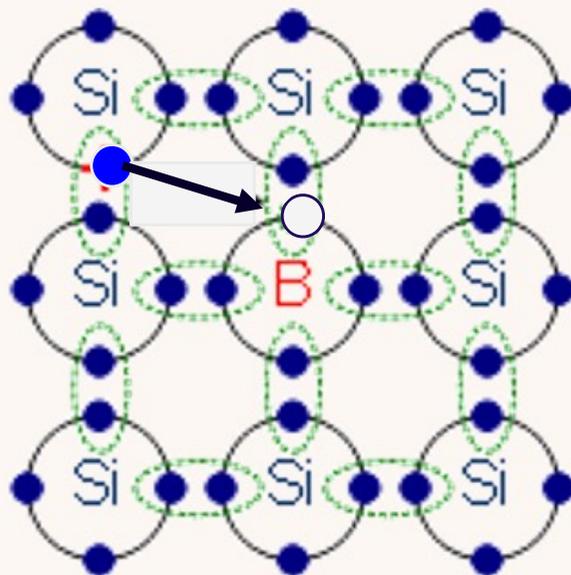
10^{22} atomi/cm³

raggio di Van der Waals
210 pm = 0.21 nm

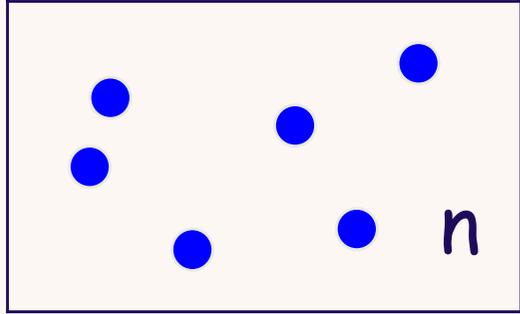
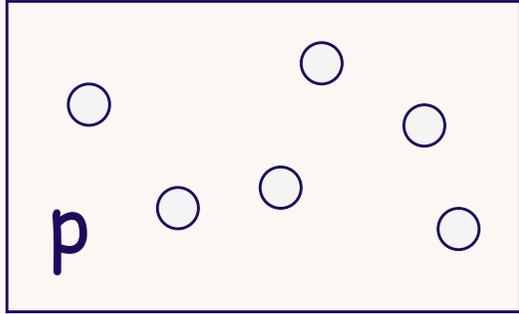


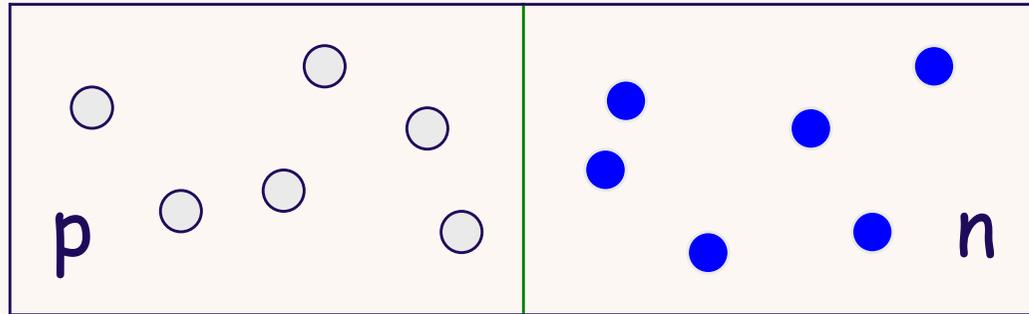
silicio **n** drogato con fosforo:
 elettroni ● nella banda di
 conduzione

Impurità: 10^{13} atomi/cm³
 Drogaggio: 10^{15} atomi/cm³

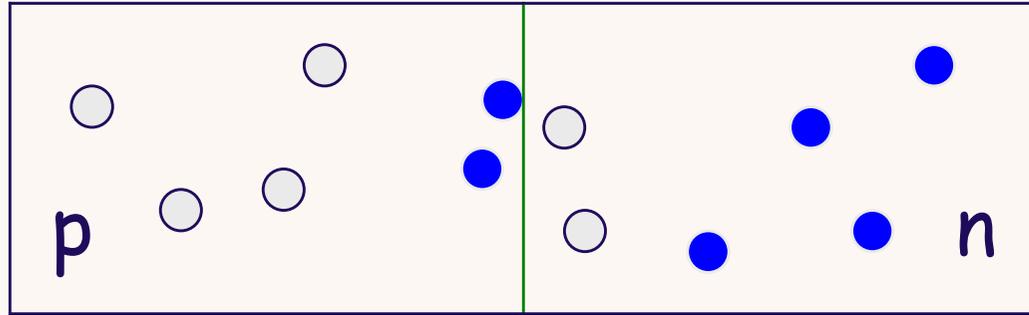


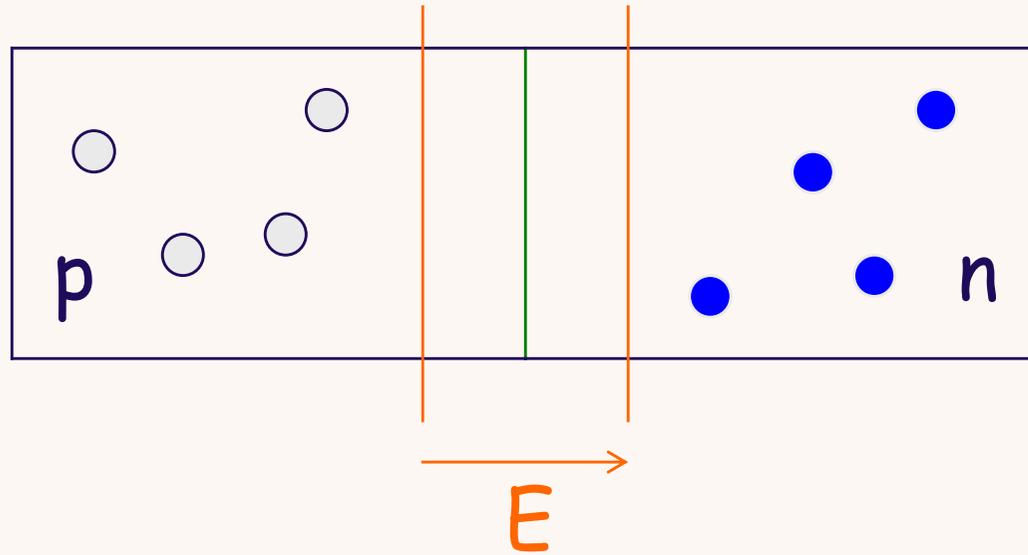
silicio **p** drogato con boro:
 lacune ○ nella banda di
 conduzione



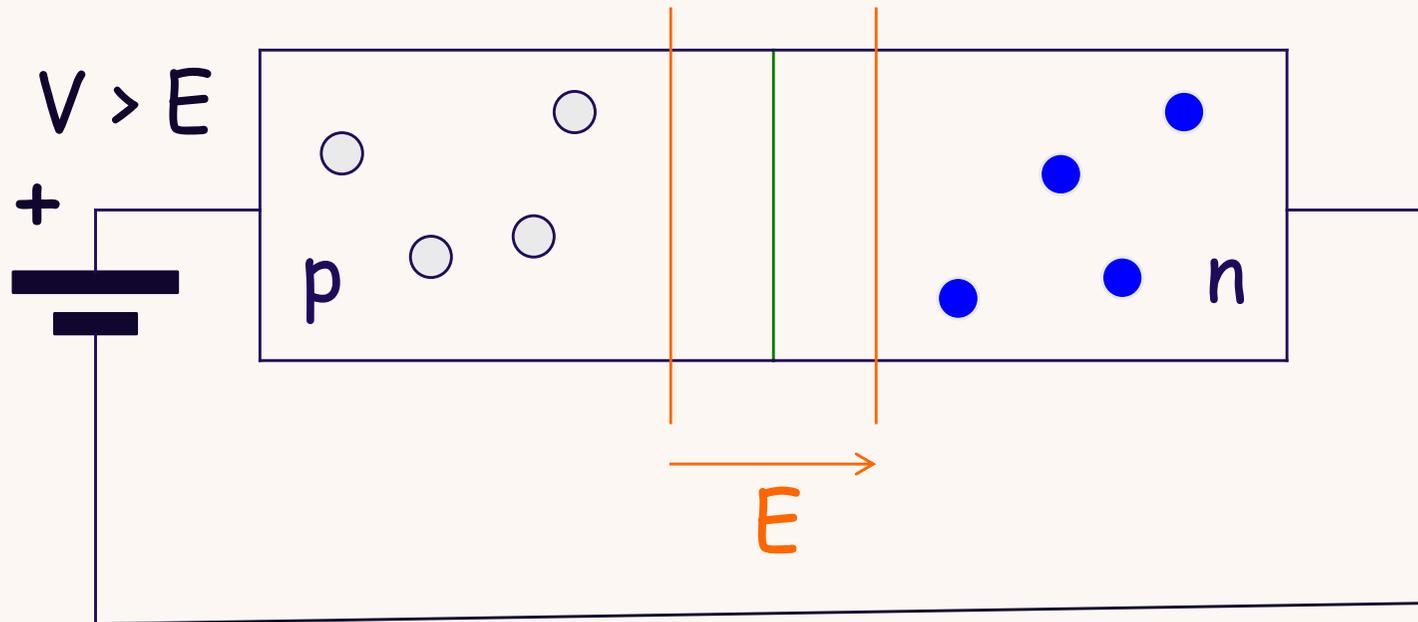


giunzione pn





zona di
svuotamento
isolante



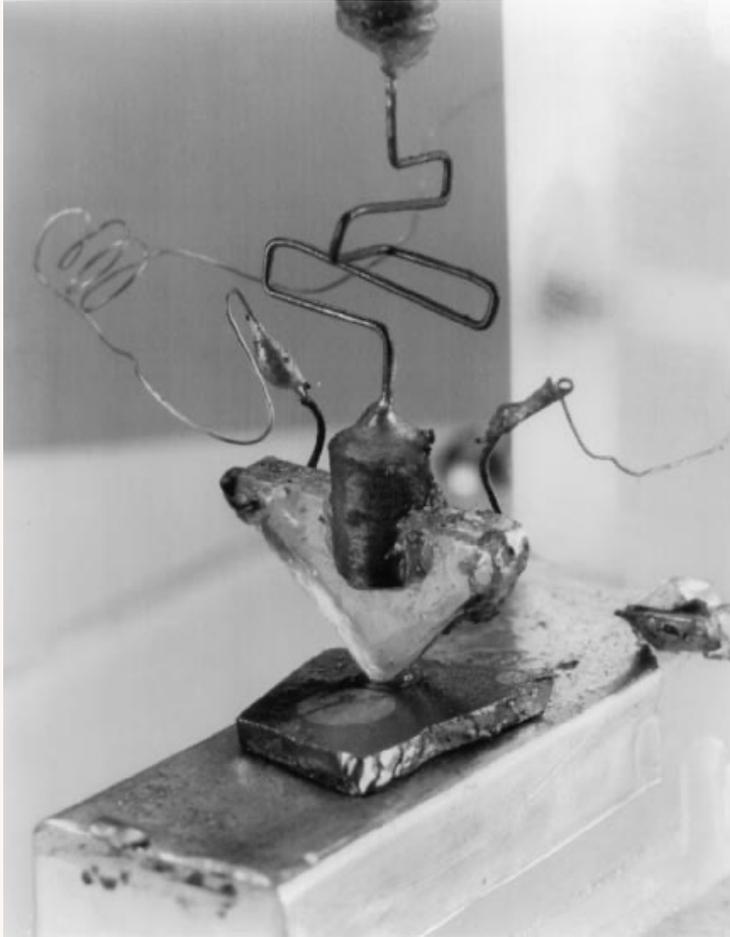
La **polarizzazione diretta** annulla il campo E e genera passaggio di corrente.

La **polarizzazione inversa** si somma ad E e non genera corrente.

Nasce così il **diodo a semiconduttore**,
componente fondamentale dei primi
circuiti di calcolo ma insufficiente per
realizzare **tutte le funzioni booleane**

quindi insufficiente per realizzare
ogni possibile algoritmo mediante
un circuito.

Transistor: il componente di base



Il primo transistor
Laboratori Bell, 1948



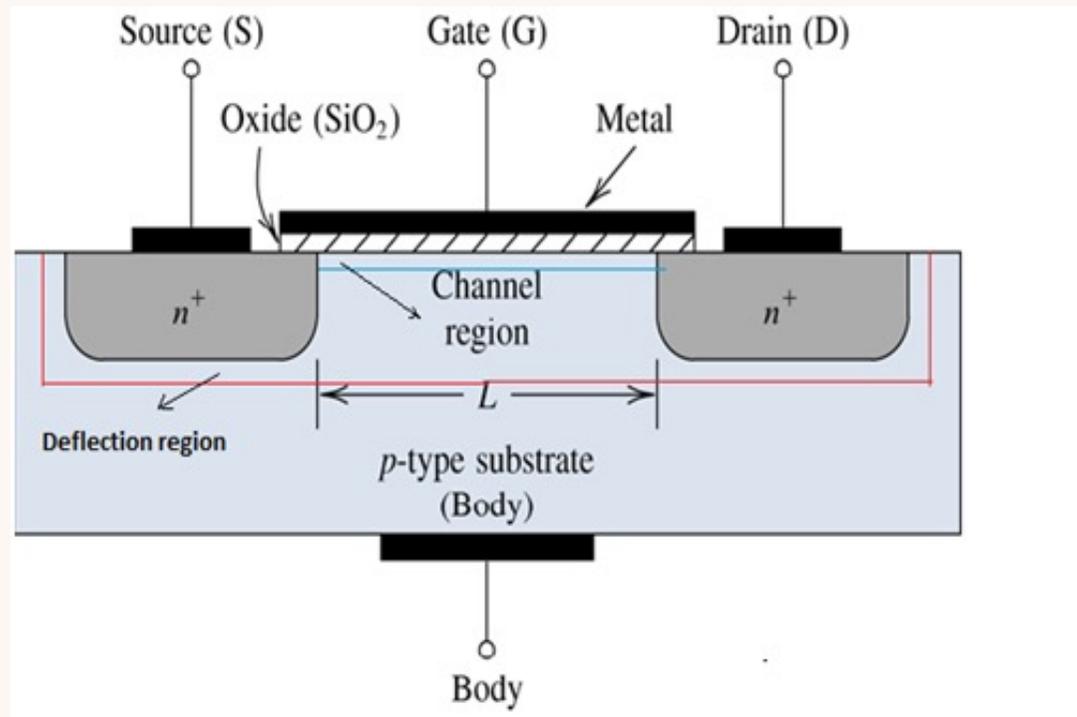
Brattain, Bardeen, Shockley
Premio Nobel 1956

Circuiti integrati:

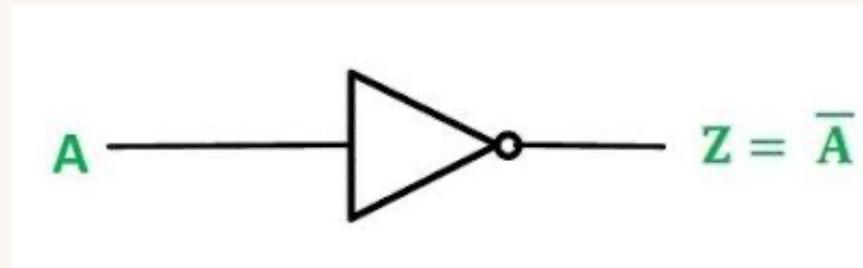
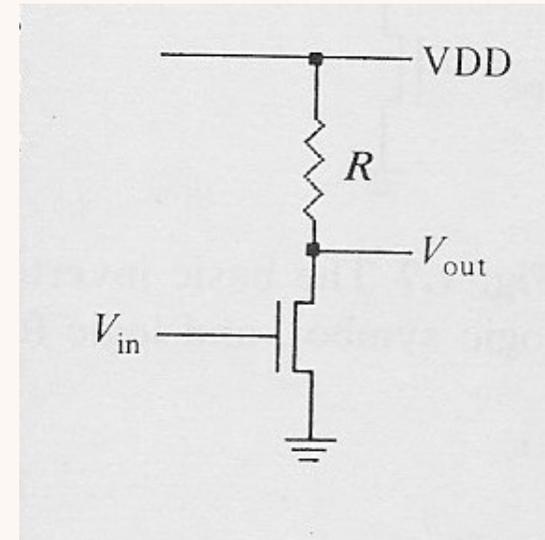
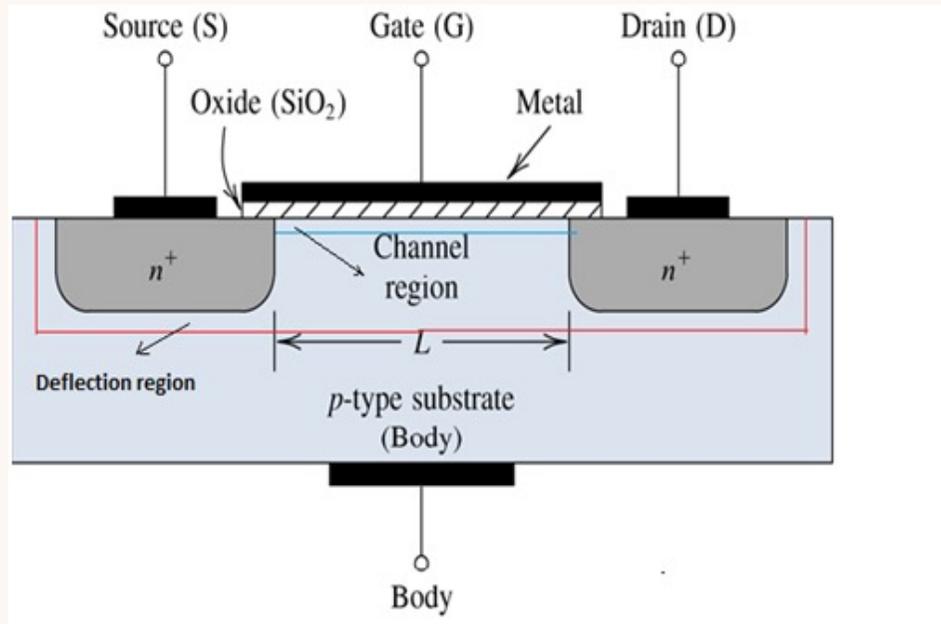
Proposti nel 1957 dalla Texas Instruments: un intero circuito contenente transistor, collegamenti e altri elementi circuitali nello stesso semiconduttore.

Prima realizzazione nel 1958.

Nel 1959 nei Laboratory Bell nasce il transistor MOSFET (brevemente MOS): **M**etal **O**xide **S**emiconductor **F**ield **E**ffect **T**ransistor



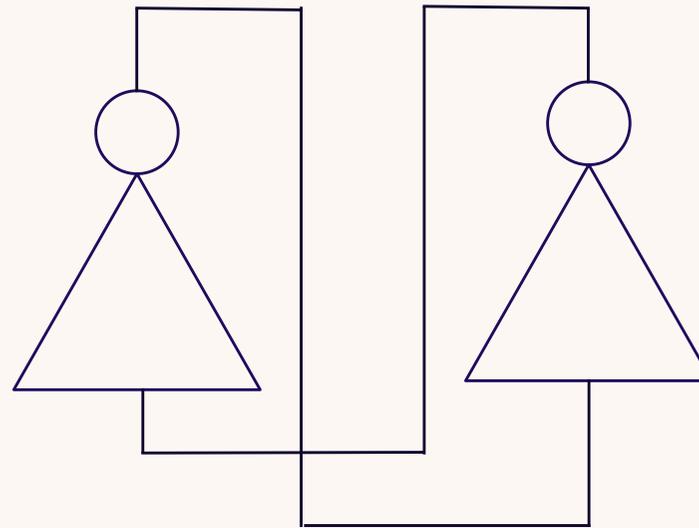
INVERTER



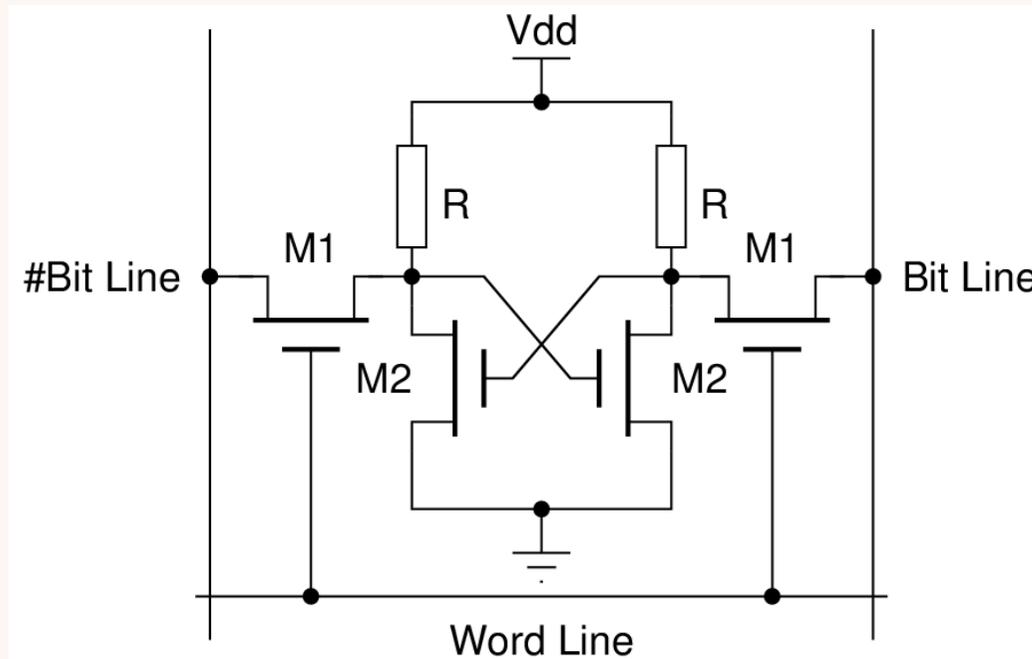
A	Z
0	1
1	0

L'invertitore è un elemento di base per tutti i circuiti

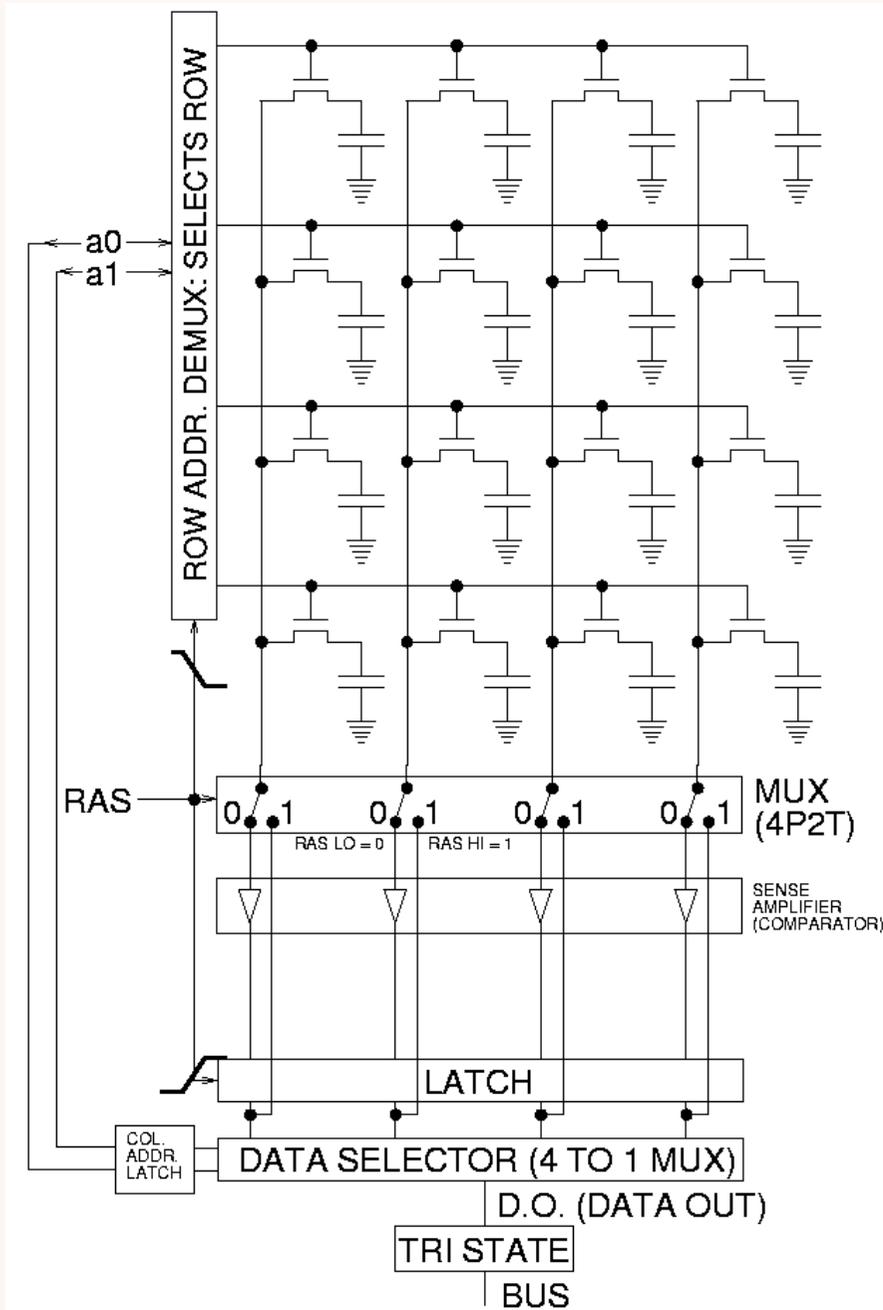
Il flip-flop



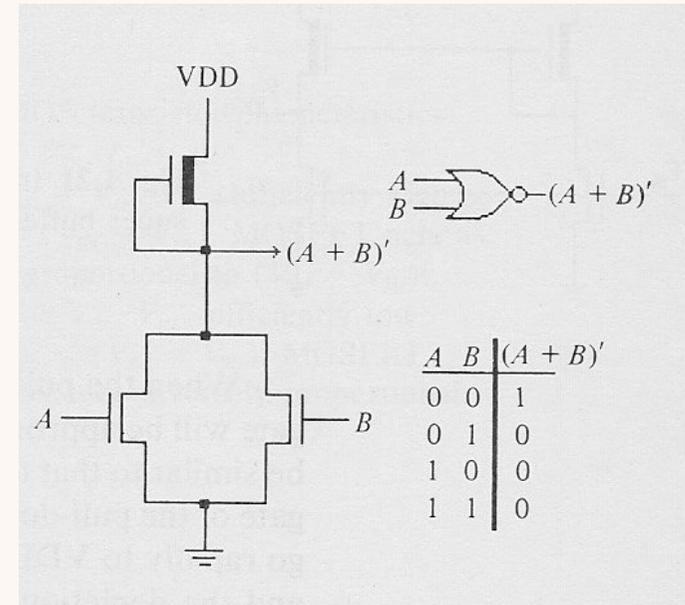
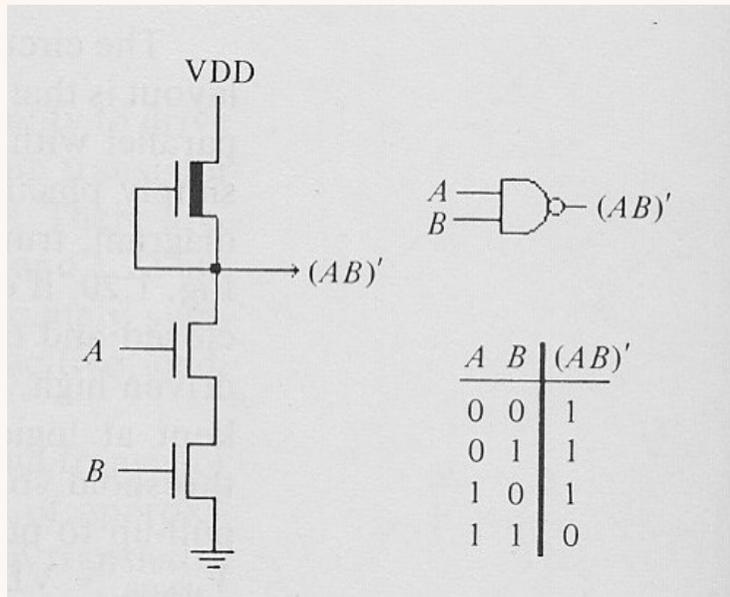
Cella di memoria statica (SRAM)



Memoria dinamica DRAM

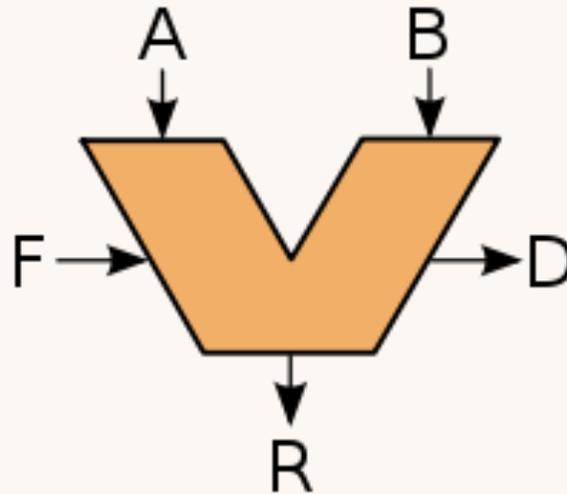


NAND e NOR



Ogni circuito che realizzi una funzione arbitraria può essere realizzata unicamente con NAND o NOR

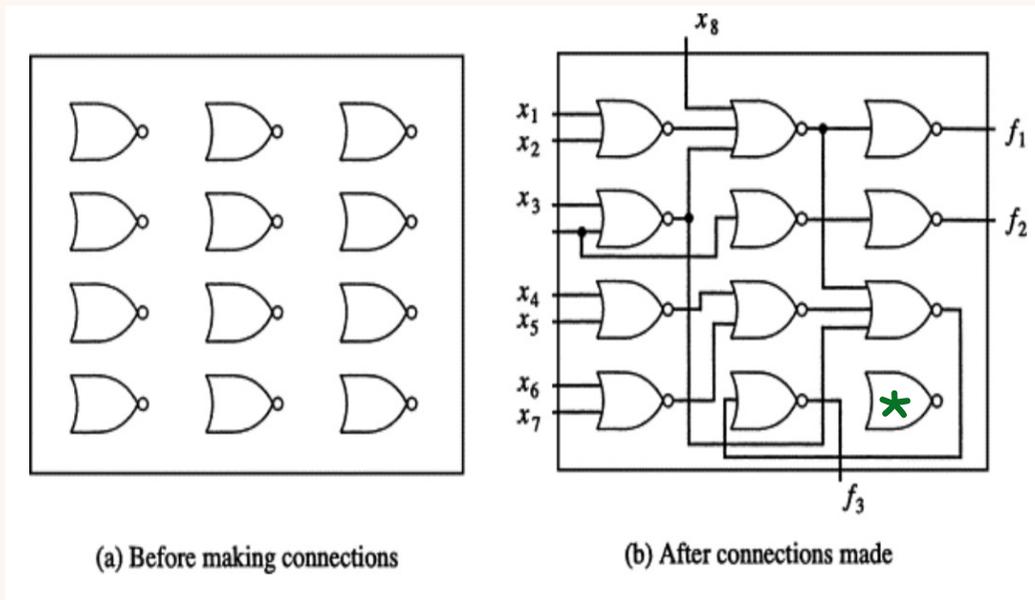
ALU (Arithmetic Logic Union)



A e B sono gli operandi in ingresso, R è il risultato,
F sono i segnali provenienti dall'unità di controllo e
D sono i segnali di stato dell'unità ([Wikipedia](#))

ASIC (Application Specific Integrated Circuit):

struttura fissa: per esempio la ALU



Gate Array: Tre funzioni di otto variabili ottenute sovrapponendo le connessioni

il componente * è inutile

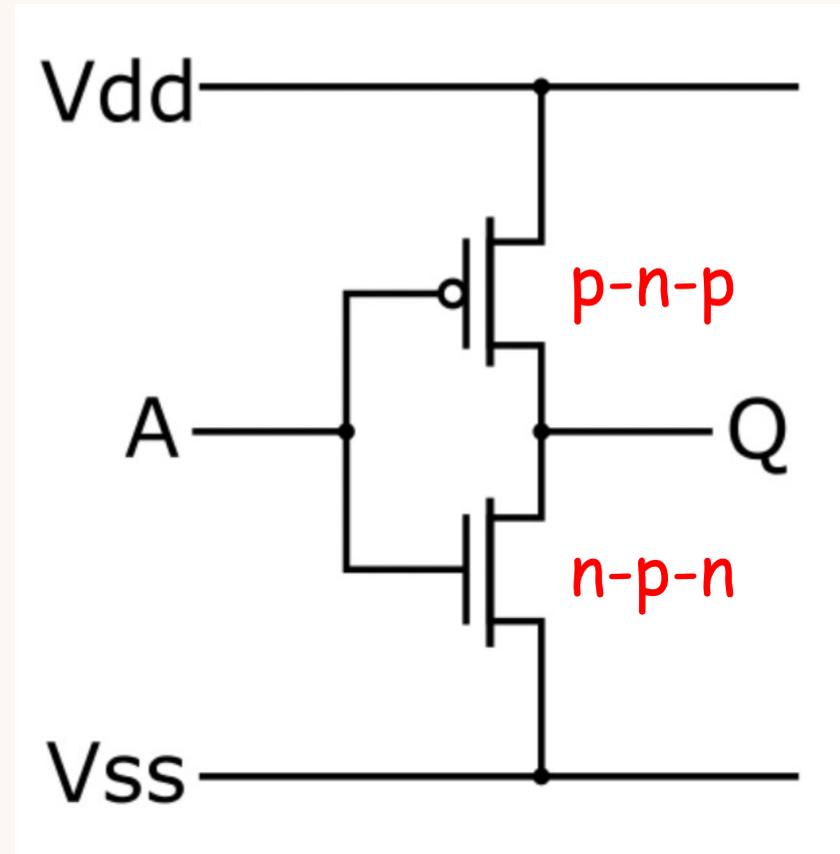
FGPA (Field Programmable Gate Array):

Programmabile: contiene tutte le connessioni possibili attivabili a programma

Nel 1967 nasce la tecnologia CMOS
(Complementary MOS): il numero dei transistor
raddoppia ma si reduce l'energia consumata.

Il transistor CMOS è composto sostanzialmente da
due transistor MOS n-p-n e p-n-p in serie, e non
consuma energia a parte piccole dissipazioni
parassite

CMOS



In Italia: Nel 1957 viene fondata la Società Generale Semiconduttori (**SGS**) in collaborazione tra Olivetti e Telettra.

Nel 1987 SGS si fonde con la francese Thomson Semiconducteurs e nasce STMicroelectronics (**STM**)

STM è di proprietà al 50% tra gli stati italiano e francese.

Registrata in Olanda e ha sede legale a Ginevra.

Molti stabilimenti in Italia, Francia e altrove. Due grandissimi stanno partendo ad Agrate Brianza (con chip da 30 mm) e Crolles.

Il 18 Maggio 2021 è stato dedicato a STMicroelectronics
il **IEEE Milestone** intitolato

" **Multiple Silicon Technology on a Chip, 1985** "

con la seguente motivazione:

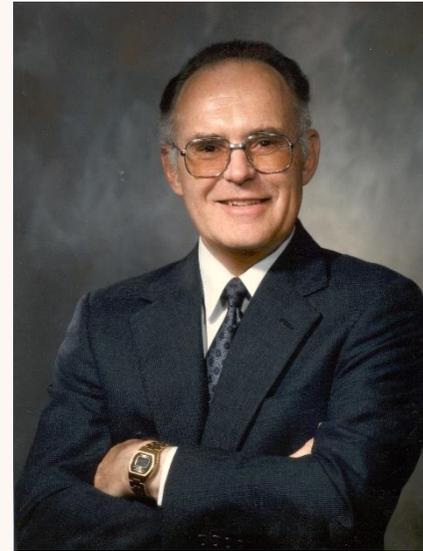
"SGS (now STMicroelectronics) pioneered the super-integrated silicon-gate process combining Bipolar ¹, CMOS ², and DMOS ³ transistors in single chips."

¹ per funzioni analogiche ² per funzioni digitali

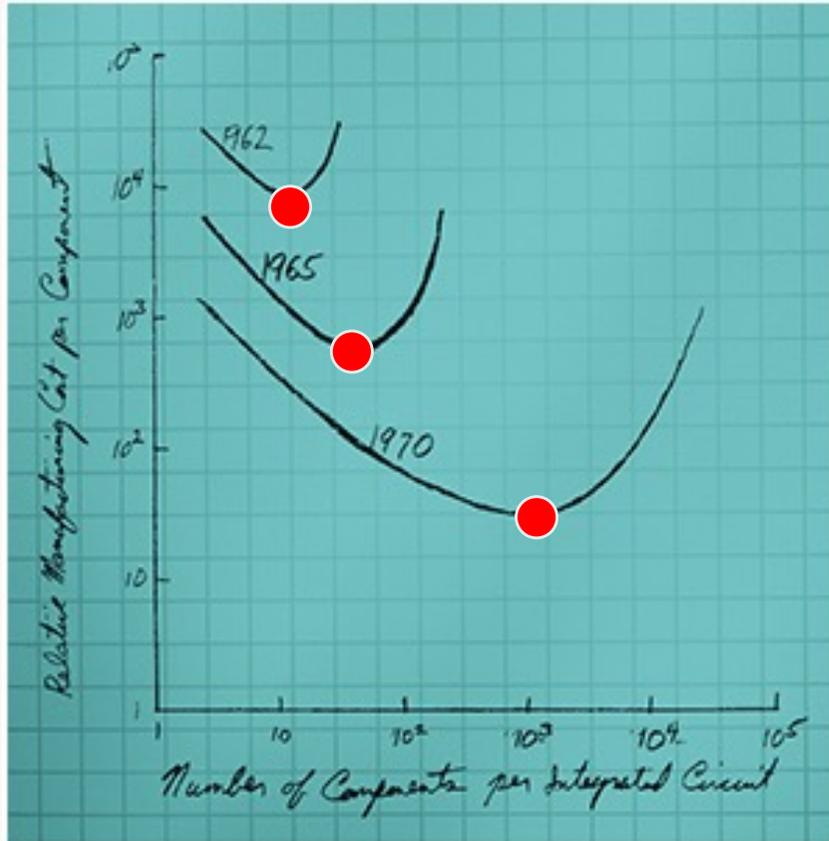
³ per funzioni di potenza e alimentazione

1965

Gordon Moore
Fairchild



*Cramming More Components onto Integrated Circuits.
Electronics Magazine. 38 (8), 114-117 (1965).*

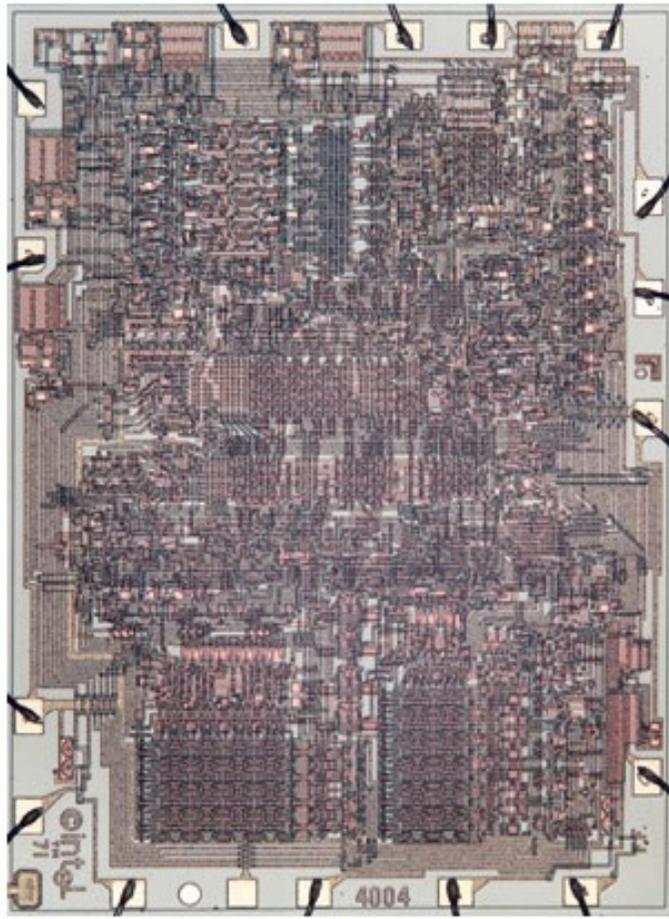


Ogni tecnologia costruttiva ha una curva di costo che fino a un certo punto diminuisce se si impaccano più componenti in un circuito integrato, ma oltre un certo valore il numero di esemplari **fuzionanti** diminuisce e il costo cresce.

Il punto di **minimo costo per componente** si muoverà nel tempo permettendo di aumentare sempre più il livello di integrazione dei circuiti.

1970

Il primo microprocessor



INTEL 4004

2300 transistors
10 μ m minimal feature



Federico Faggin, Ted Hoff Jr., Stanley Mazor

Lingotti di silicio (diametro tipo 30 cm)

Viene tagliato in "wafer" perpendicolari all'asse,
di spessore 0.2 - 0.8 mm



mono-crystallino

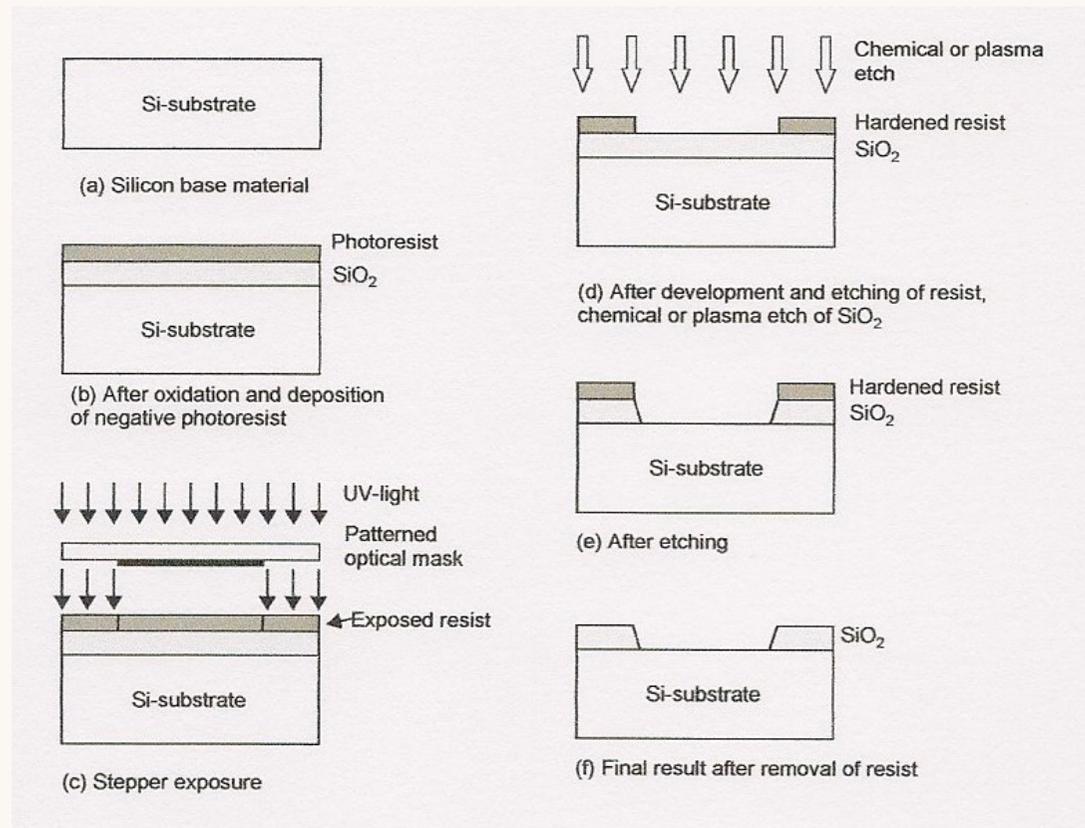
usato per transistor e celle solari



poli-crystallino

fortemente drogato **n** è usato
come conduttore

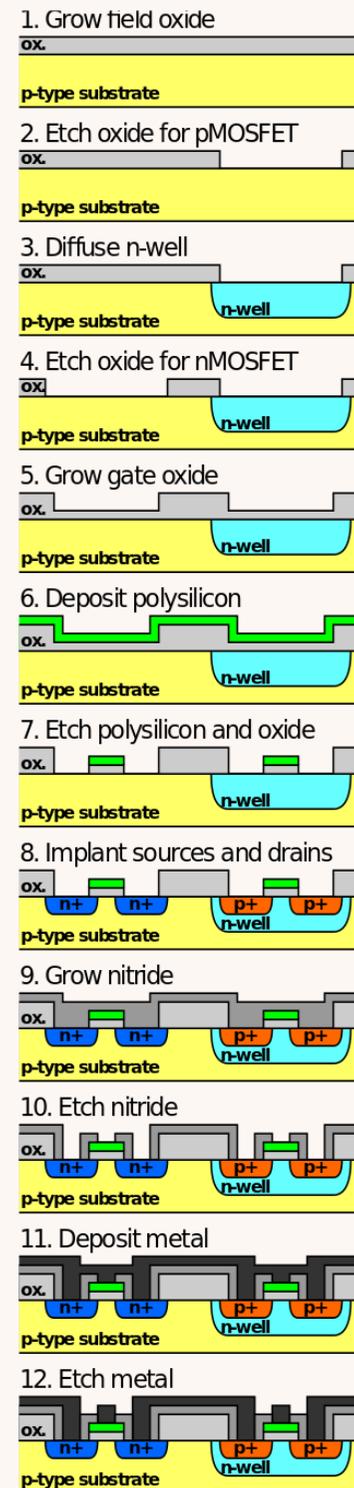
Litografia



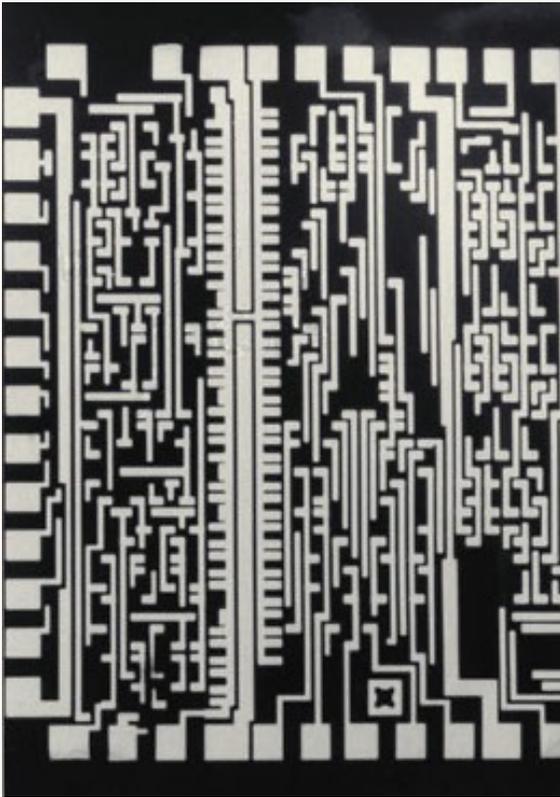
Costruzione di un transistor CMOS

isolante: nitruro di silicio →

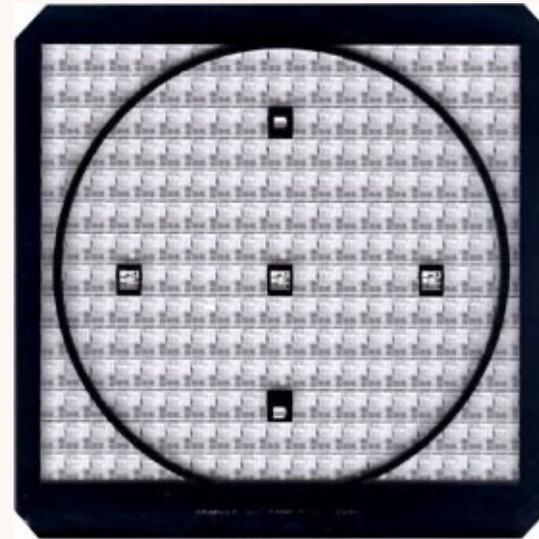
conduttore: alluminio o rame →



Maschere



singolo chip



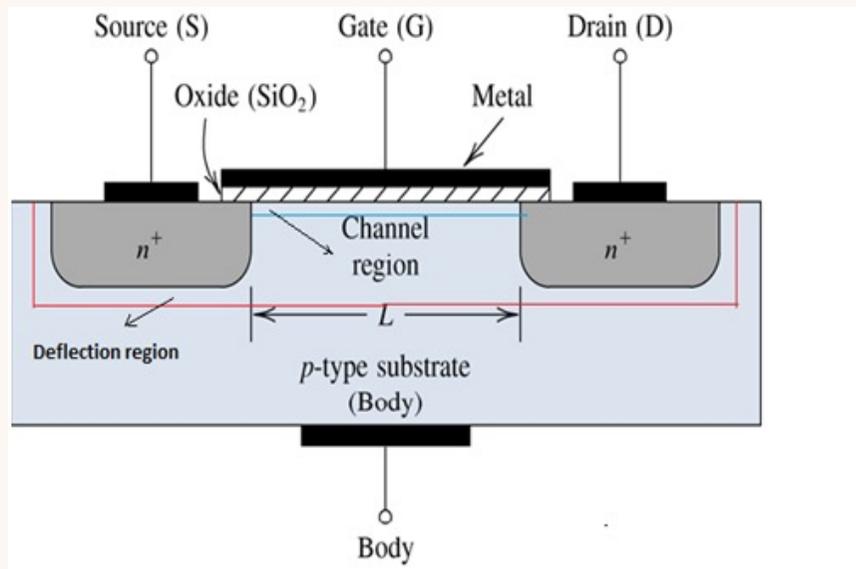
wafer

Un chip può contenere diverse decine di strati sovrapposti di collegamenti, connessi tra loro da "vias" di tungsteno.

In un chip di area 1 cm^2 la lunghezza complessiva dei collegamenti può raggiungere decine di km

Parametri fondamentali nel funzionamento dei chip

La commutazione dei transistor è basata sulla carica e scarica del condensatore (C) che si forma tra gate e substrato, attraverso la resistenza (R) del circuito di gate.



$$v_g(t) = V_g(1 - e^{-t/RC})$$

RC è la costante di tempo

$$i = C \, dv/dt$$

Più ripido è il fronte di tensione, maggiori sono la corrente e la potenza della sorgente

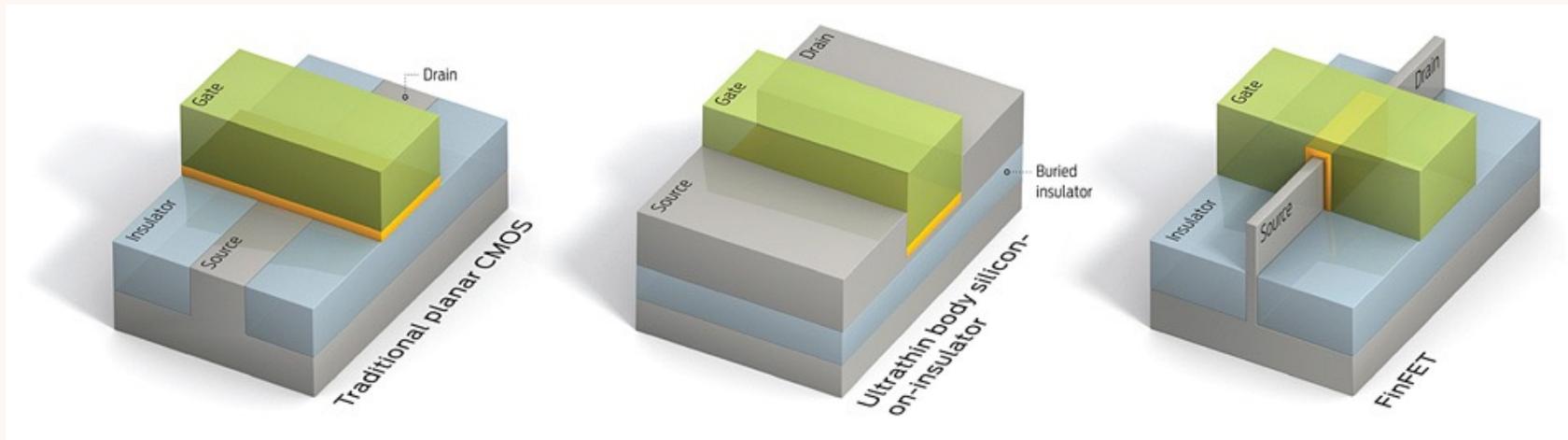
La dissipazione di calore ha luogo principalmente nel percorso tra source e drain.

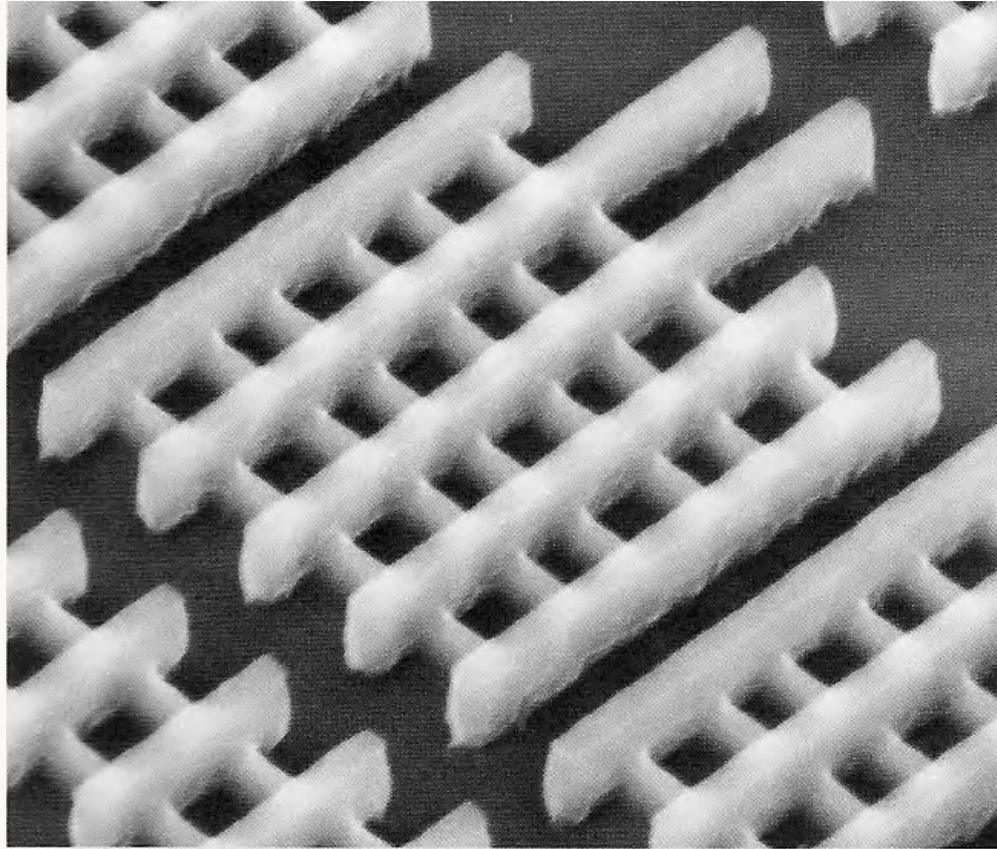
$$w = \sum Ri^2 \quad e = wt$$

Vi sono inoltre molte capacità e resistenze parassite.

In generale più piccoli sono i parametri, maggiore è la velocità di funzionamento e minore il consumo di energia

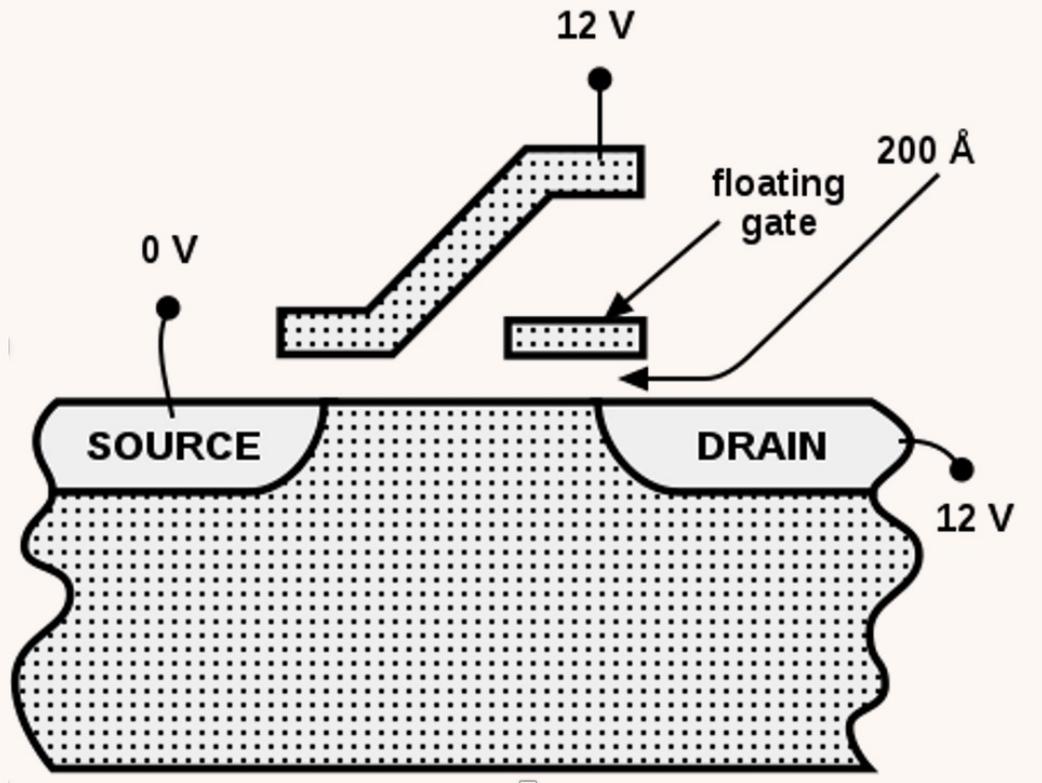
From PLANAR to FINFET





FINFET CMOS

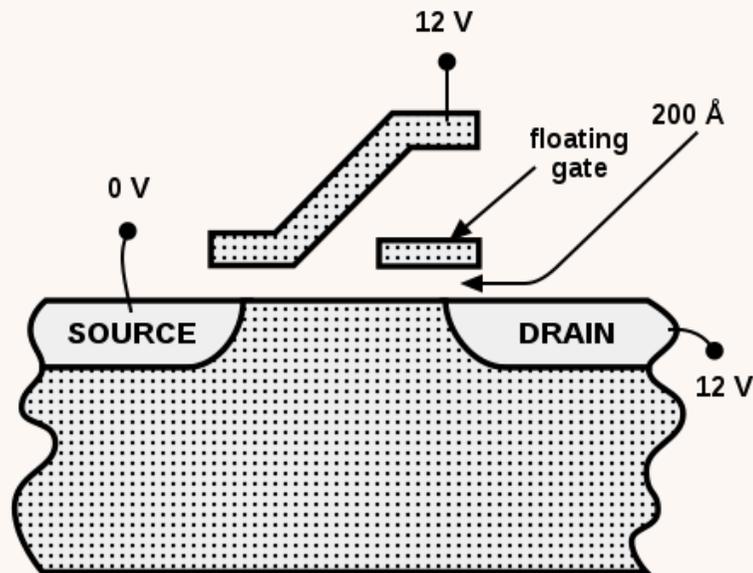
Memoria flash



Sotto il gate di controllo è posto un **floating gate** separato dal canale mediante un sottilissimo stato isolante

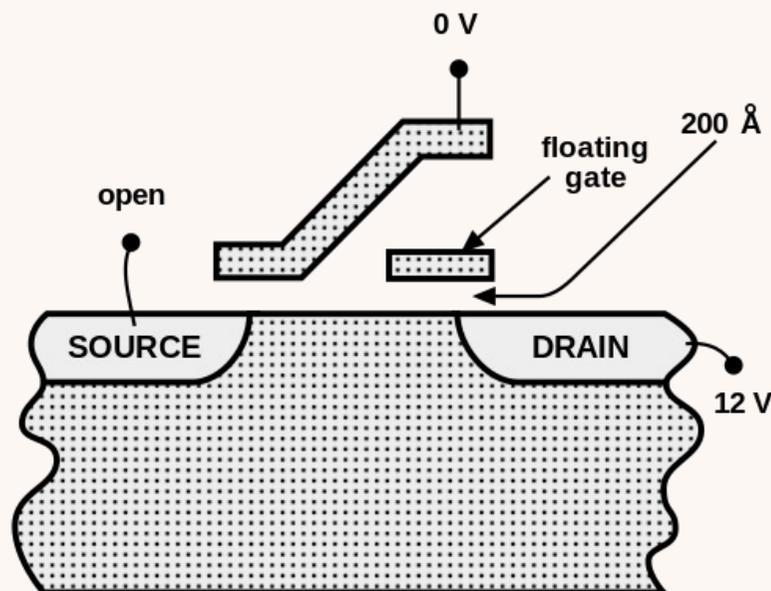
$$200 \text{ \AA} = 20 \text{ nm}$$

Programming via hot electron injection



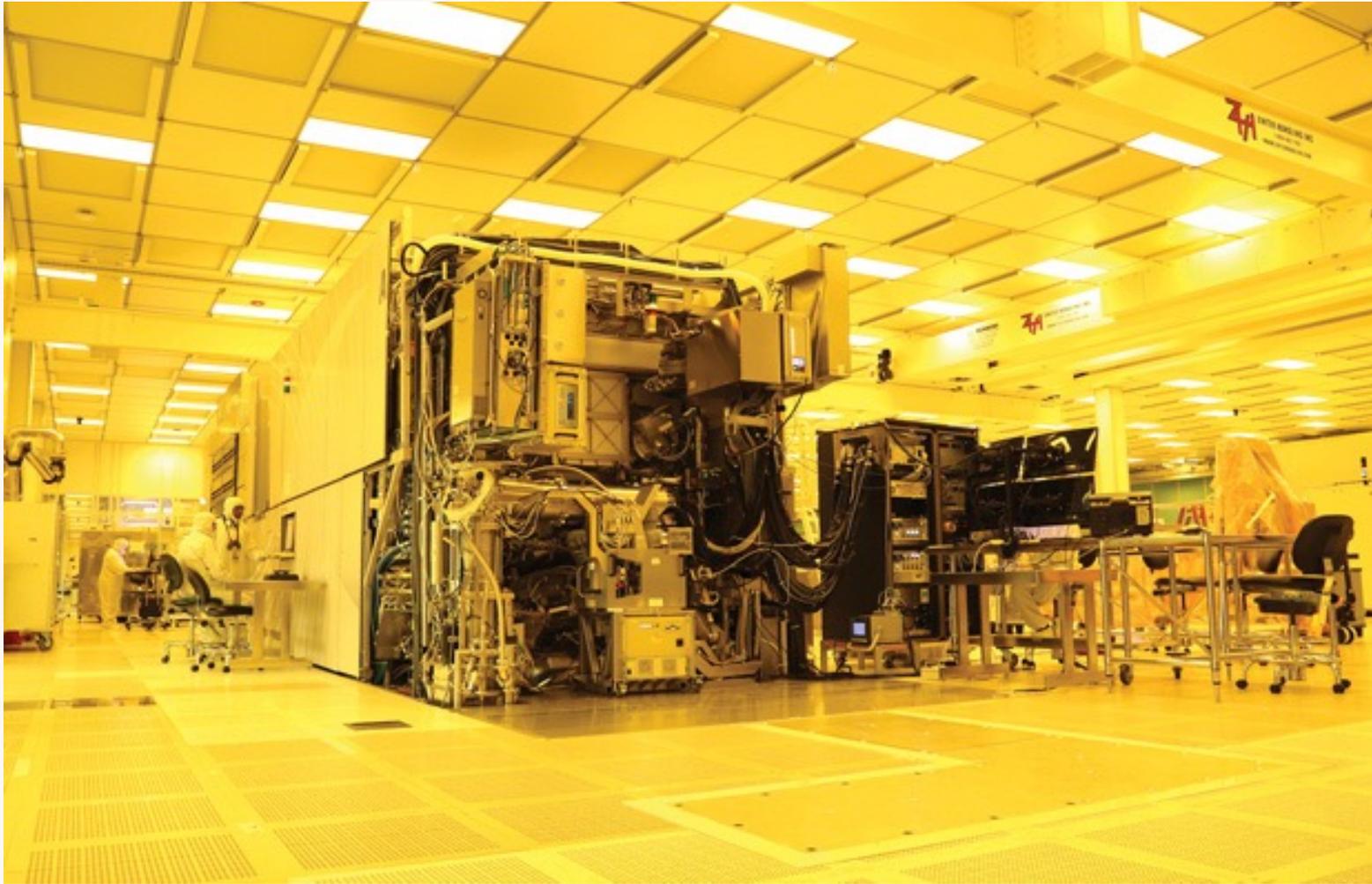
Il funzionamento è basato sul transito di elettroni tra base e floating gate, con **hot injection** (scrittura)

Erase via tunneling

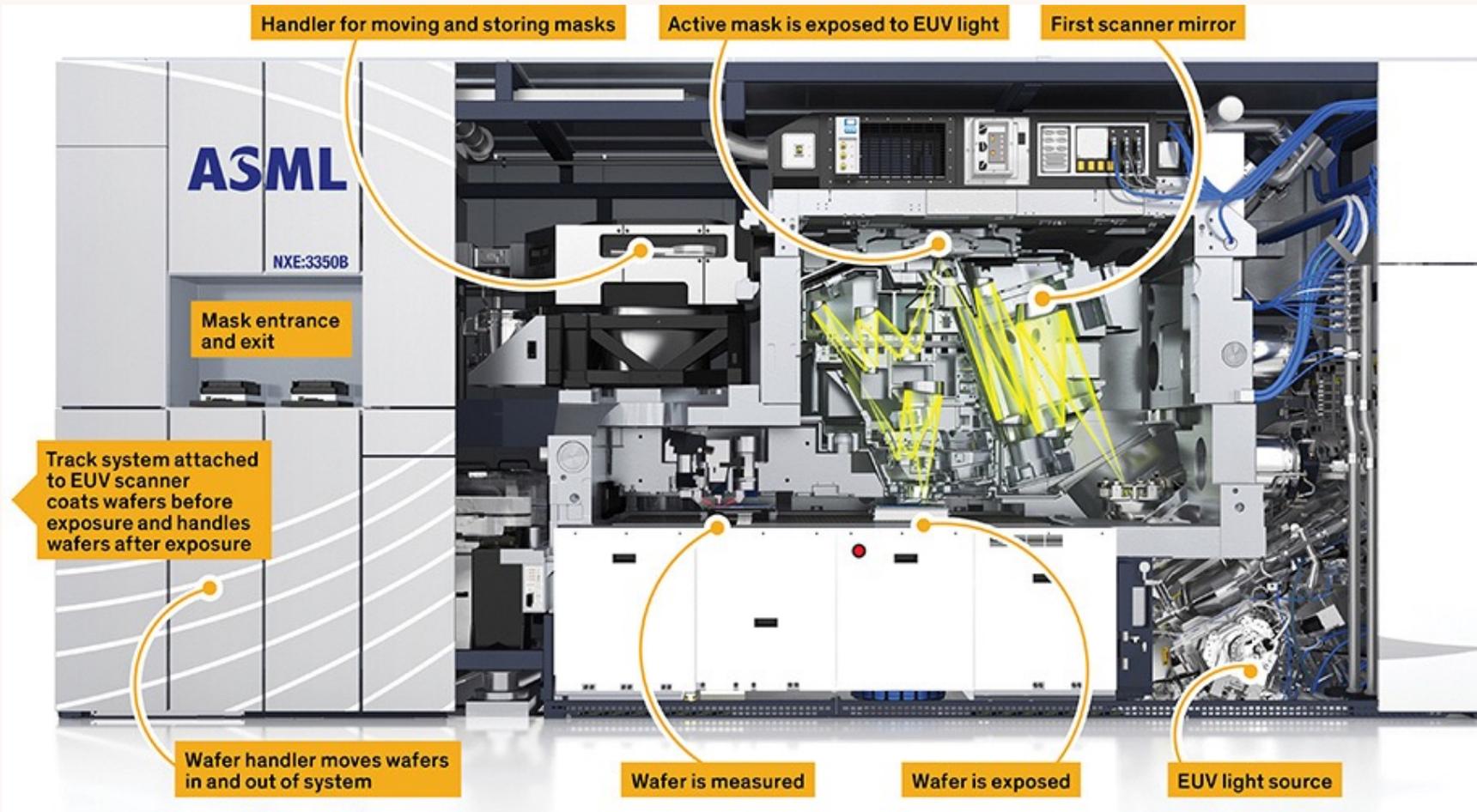


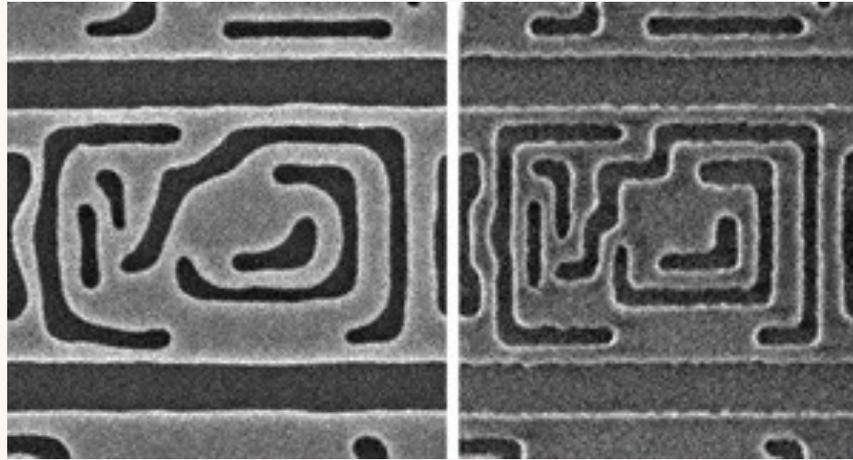
La **lettura** è basata sul campo elettrico generato dagli elettroni eventualmente presenti nel floating gate, che si contrappone alla tensione sul gate bloccando la corrente tra source e drain

e **effetto tunnel** (cancellazione)



EUV scanner ASML NXE:3300B > 100 M\$ 1.5 MWatt
SUNY Polytechnic Institute, Albany, NY





light 193 nm

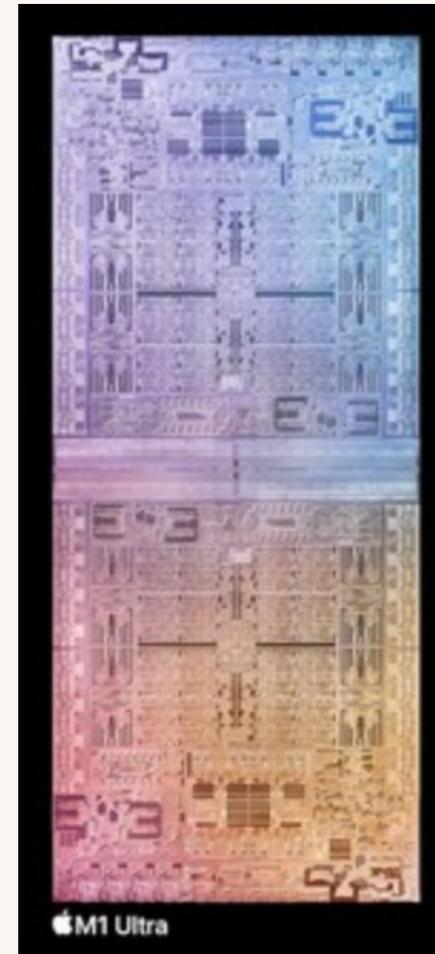
EUV 23.5 nm

Numero di transistor per chip

2022 Apple M1 Ultra

114 miliardi di transistor

Area complessiva $\sim 860 \text{ mm}^2$

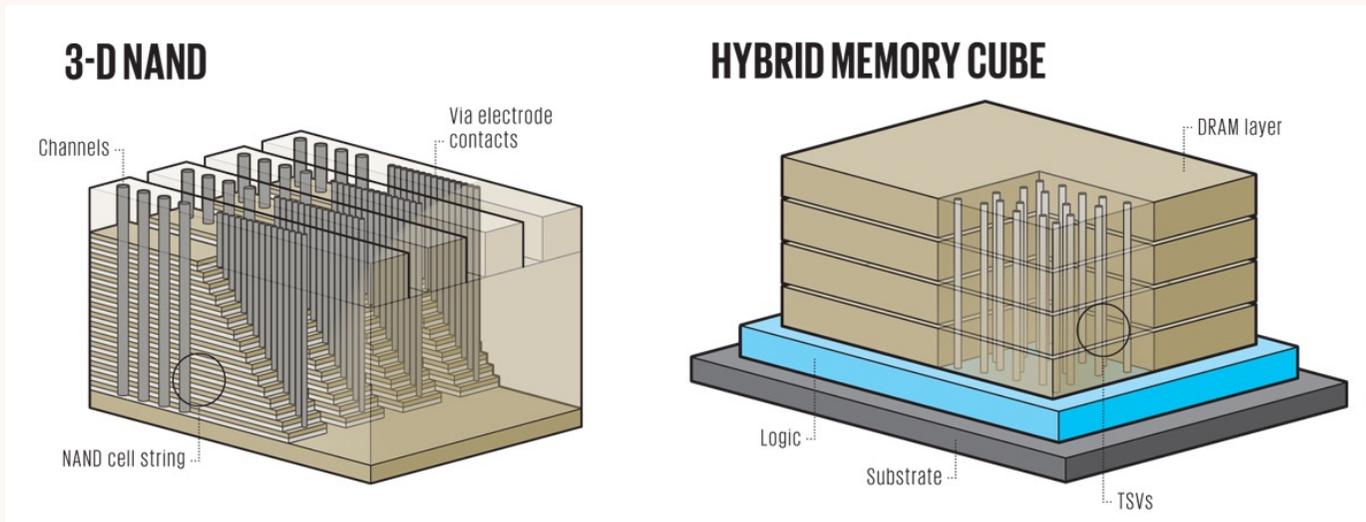


La TSMC (Taiwan Semiconductor Manufacturing Company) produce oggi microprocessori con tecnologia 3nm

Ricordando che il diametro di un atomo di silicio è circa 0.4 nm, i più piccoli dettagli nel chip interessano pochi atomi.

La legge di Moore si scontrerà molto presto con limiti invalicabili per quanto riguarda la struttura interna dei chip. I progressi riguarderanno le dimensioni e forma dei chip, le architetture multi-processor e la "logic in memory" (vedi oltre).

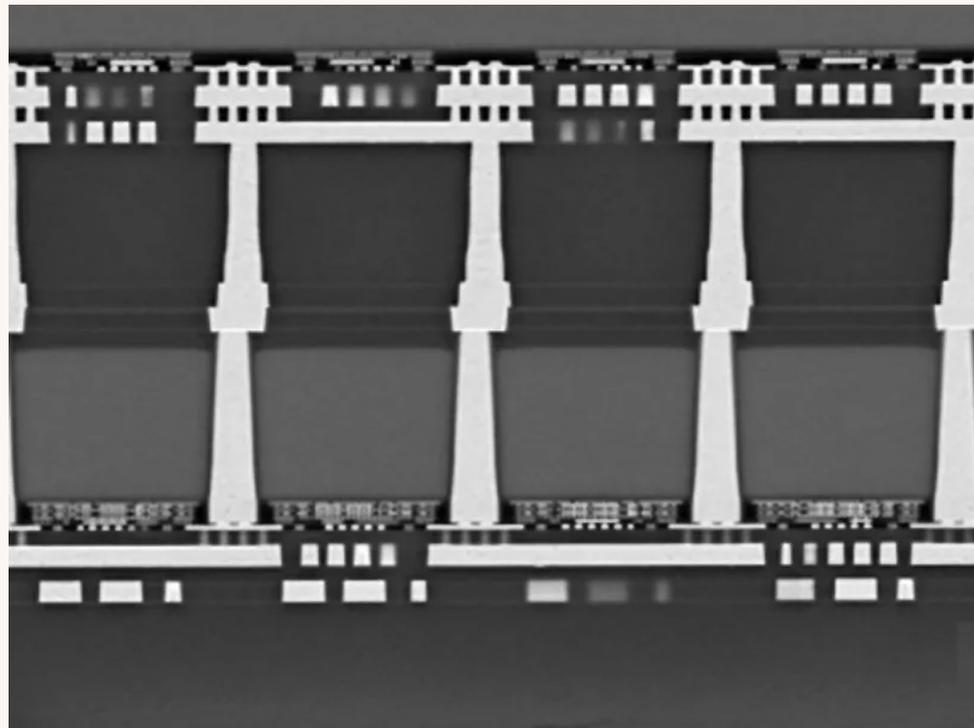
Chips 3D: un prossimo futuro



Richiedono connessioni più brevi ma hanno il problema della dissipazione del calore

AMD Zen3

Costruito da TSMC



cache SRAM

CPU

I fondamentali problemi legati alle connessioni

"Wiring is the major bottleneck for semiconductors"

giudizio comune oggi in tutti i convegni specialistici

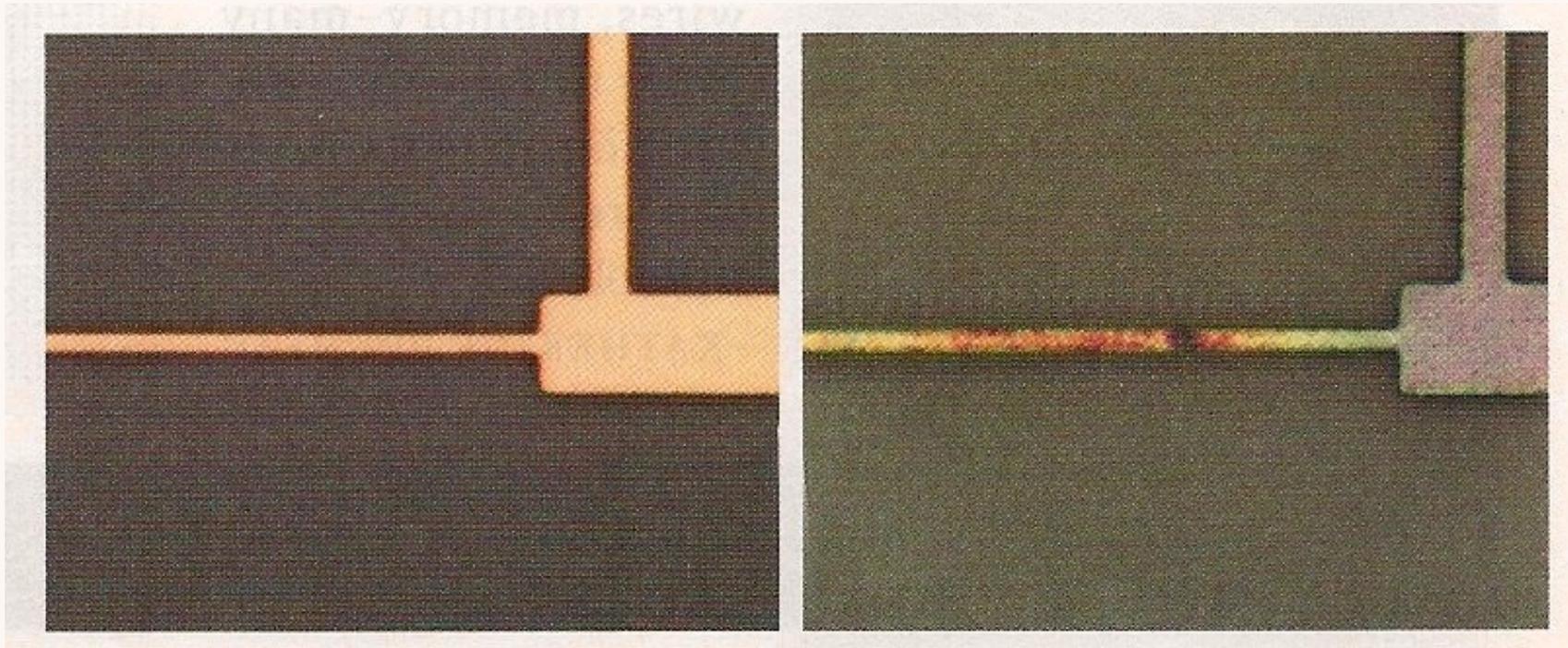
Materiali più usati:

Alluminio (fino al 1999) Rame (2000)

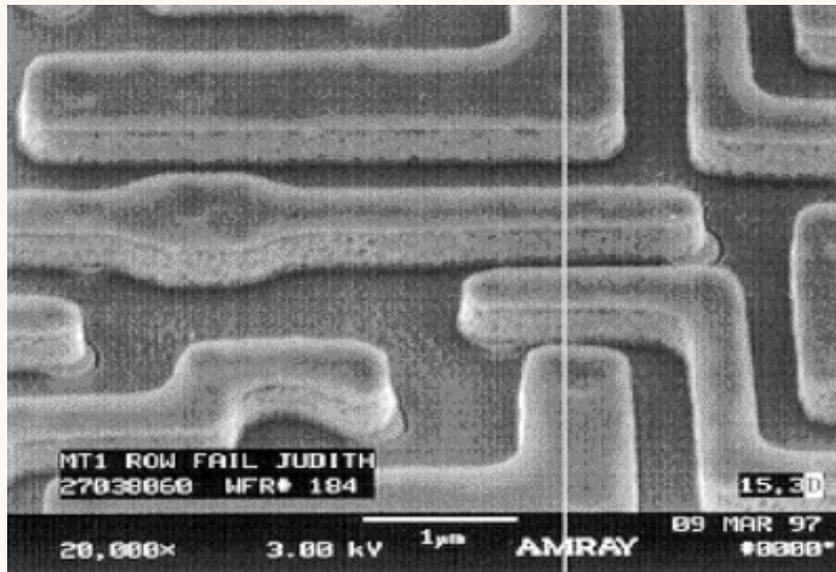
Tungsten (2005) Cobalt (2015)

Il rame ha la più bassa resistività ma,
in collegamenti sotto 15 nm, è soggetto
a **elettromigrazione** (**atomi espulsi** per
collisione con elettroni accelerati)

Connessioni sottili di rame interrotte per elettromigrazione



Per proteggere dal fenomeno le connessioni di rame, queste vengono bordate da un deposizione di cobalto o graphene di 1-2 nm (2017).



Consumo e velocità: calcolo e trasferimento di dati

Un'addizione tra 2 numeri di 32 bit può richiedere:

energia: 20 fJ (20 femto Joule = $2 \times 10^{-14} \text{J}$)

tempo: 150 ps (150 pico secondi = $1.5 \times 10^{-10} \text{s}$)

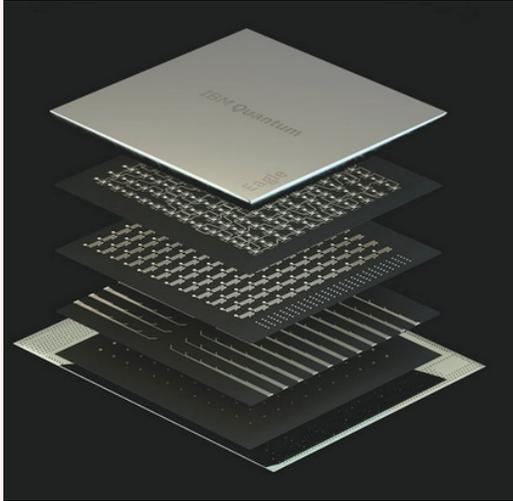
Spostare 2 parole di 32 bit di 1 mm può richiedere:

energia: 2 pJ (2 pico Joule = $2 \times 10^{-12} \text{J}$)

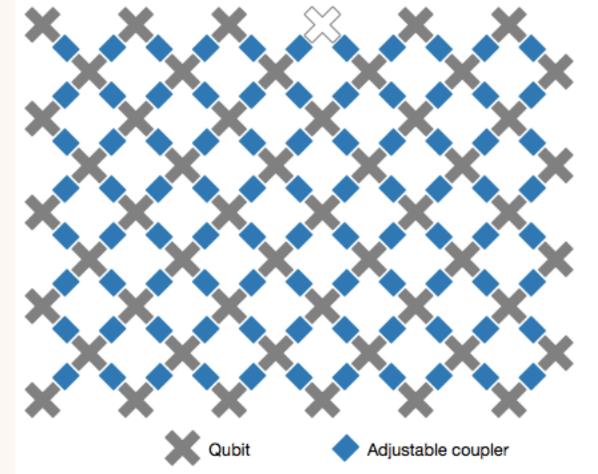
tempo: 15 ns (15 nano secondi = $1.5 \times 10^{-8} \text{s}$)

Tutti gli studi attuali sono rivolti alla **logic in memory**, cioè spostare il calcolo nelle zone di memoria

Quantum chips



Ibm eagle (127 qubit)



Google sycamore (54 qubit)



Rigetti (19 qubit)

quantum computer IBM

Cryogenic portion

Qubit signal amplifiers

Input microwave lines

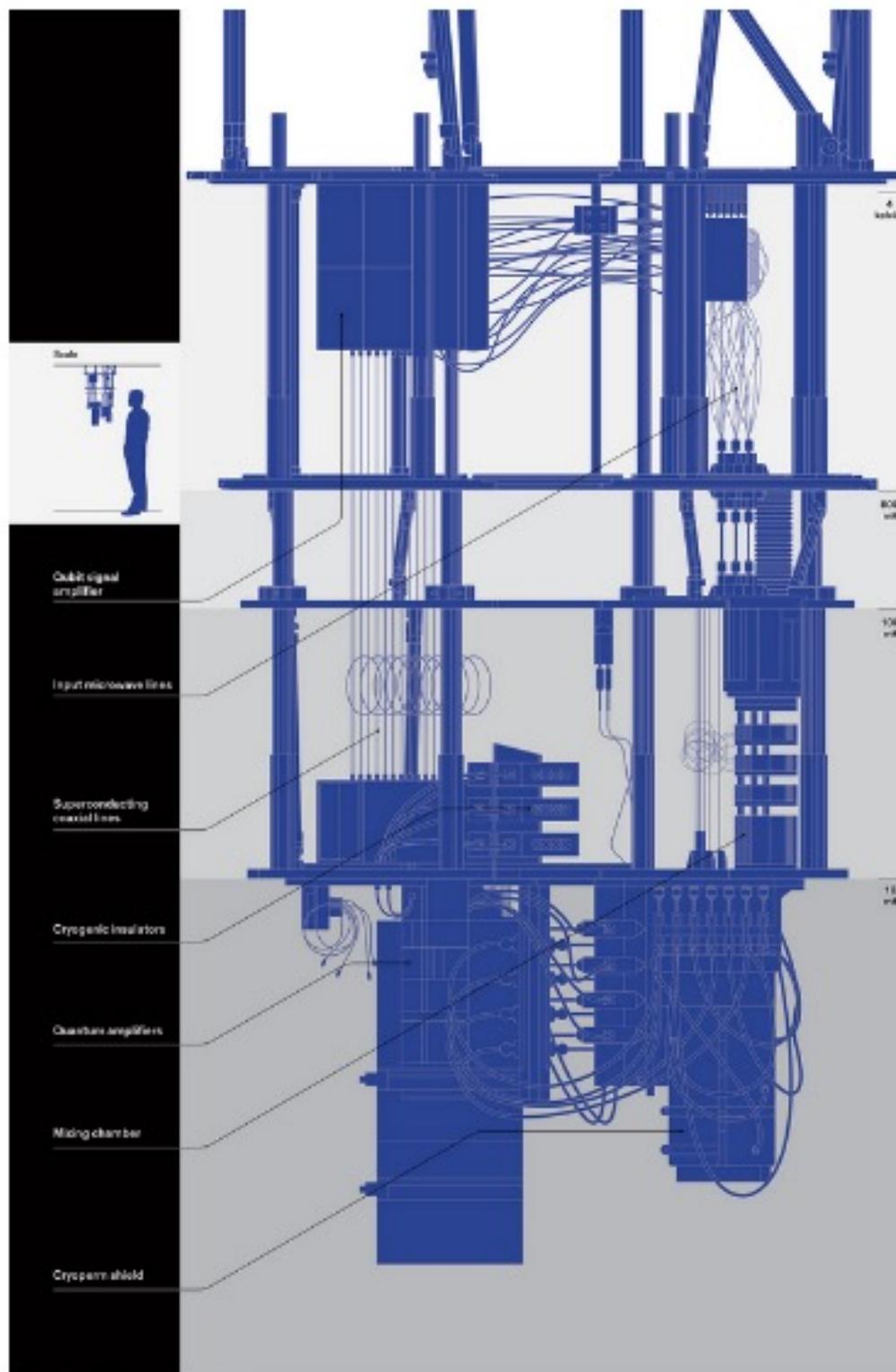
Superconducting lines

Cryogenic insulators

Quantum amplifiers

Mixing chamber

Cryogenic shield



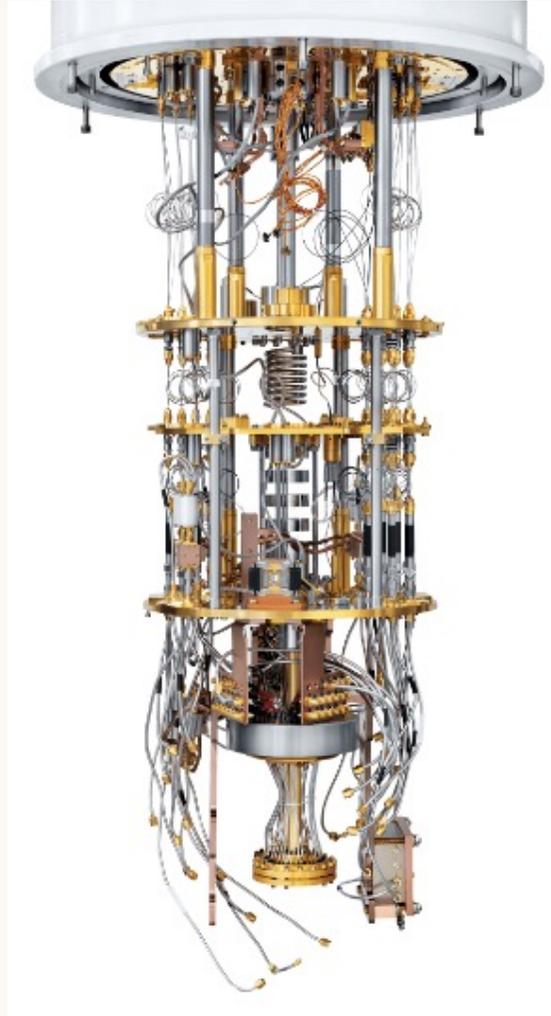
4 K

800
mK

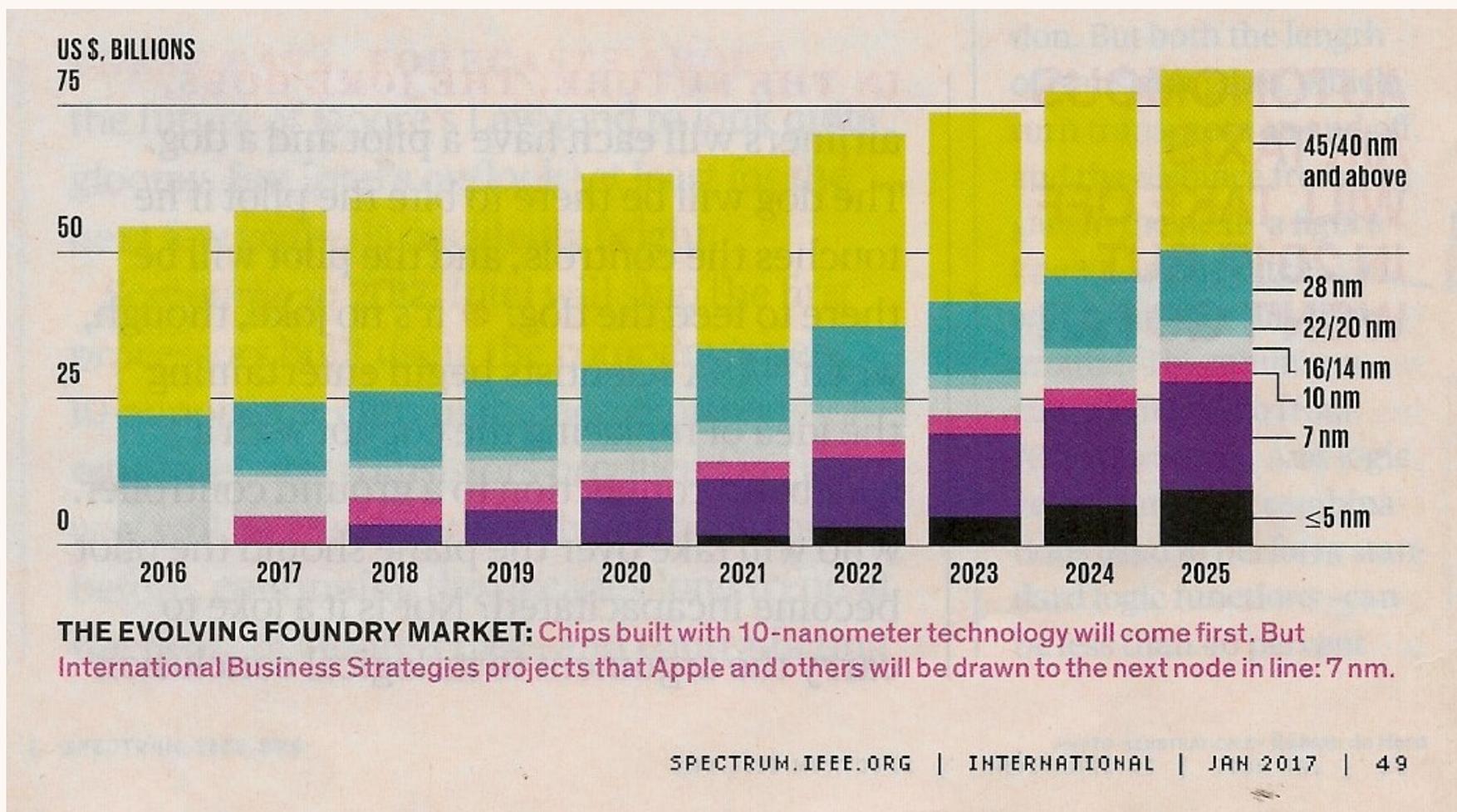
100
mK

10
mK

Rigetti



Numero di chip prodotti a diversi livelli di scala



Spese per Ricerca e Sviluppo (R&D)

Maggiori investitori 2021

Intel 15.2 B\$, Samsung 6.5 B\$, TSM 4.5 B\$

